

Desarrollo de Productos Electrónicos

Lógica Digital y Microprogramable

Examen de teoría 3ª evaluación

NOTA: el peso de cada pregunta en la nota es de 1 punto

Pregunta 1

Para la siguiente función:

$$f = \overline{(a\bar{d} + \overline{\bar{a}bc})} + \bar{b}\bar{c}d$$

1. Realiza su tabla de verdad
2. Expresa la función en su forma canónica
3. Realiza un circuito con un un 74LS151 que realice dicha función.
¿que quiere decir que la función está en forma canónica?

Pregunta 2

En la PAL de la imagen (hoja aparte) realizar las conexiones que se harán al introducir en dicha PAL el fichero JEDEC correspondiente a este código ABEL

```
Module pregunta2;  
X,Y,Z pin 14,15,16;  
A4..A0 pin 1..5;  
  
equations  
x= A4&!A3&A2 # !A4&!A2&A0;  
y= A4&A3&A2&A1 # !A4&A3&!A2&A1&!A0 # !A3&A2&A1&!A0 # !A1&!A0;  
z= (A4&A3) $ (A1&A0 );  
  
end
```

Pregunta 3

Decodificadores y demultiplexores. Explica que son y para que sirven. Tipos. Explica la diferencia entre un decodificador y un decodificador-excitador (decoder-driver).

Pregunta 4

El 74190 es un contador que funciona según se ve en la hoja de catálogo adjunta a continuación

DM54LS190/DM74LS190, DM54LS191/DM74LS191 Synchronous 4-Bit Up/Down Counters with Mode Control

General Description

These circuits are synchronous, reversible, up/down counters. The LS191 is a 4-bit binary counter and the LS190 is a BCD counter. Synchronous operation is provided by having all flip-flops clocked simultaneously, so that the outputs change simultaneously when so instructed by the steering logic. This mode of operation eliminates the output counting spikes normally associated with asynchronous (ripple clock) counters.

The outputs of the four master-slave flip-flops are triggered on a low-to-high level transition of the clock input, if the enable input is low. A high at the enable input inhibits counting. Level changes at either the enable input or the down/up input should be made only when the clock input is high. The direction of the count is determined by the level of the down/up input. When low, the counter counts up and when high, it counts down.

These counters are fully programmable; that is, the outputs may be preset to either level by placing a low on the load input and entering the desired data at the data inputs. The output will change independent of the level of the clock input. This feature allows the counters to be used as modulo-N dividers by simply modifying the count length with the preset inputs.

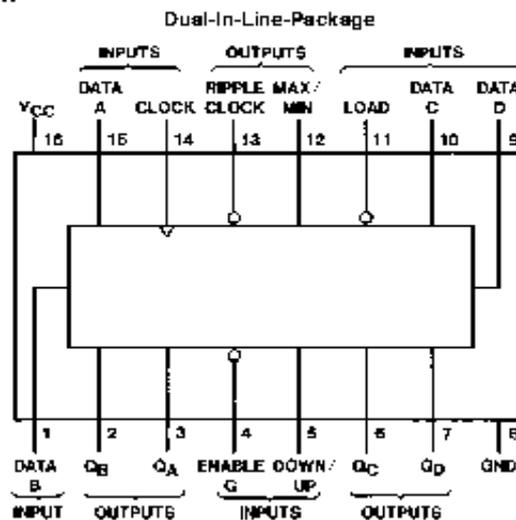
The clock, down/up, and load inputs are buffered to lower the drive requirement; which significantly reduces the number of clock drivers, etc., required for long parallel words.

Two outputs have been made available to perform the cascading function: ripple clock and maximum/minimum count. The latter output produces a high-level output pulse with a duration approximately equal to one complete cycle of the clock when the counter overflows or underflows. The ripple clock output produces a low-level output pulse equal in width to the low-level portion of the clock input when an overflow or underflow condition exists. The counters can be easily cascaded by feeding the ripple clock output to the enable input of the succeeding counter if parallel clocking is used, or to the clock input if parallel enabling is used. The maximum/minimum count output can be used to accomplish look-ahead for high-speed operation.

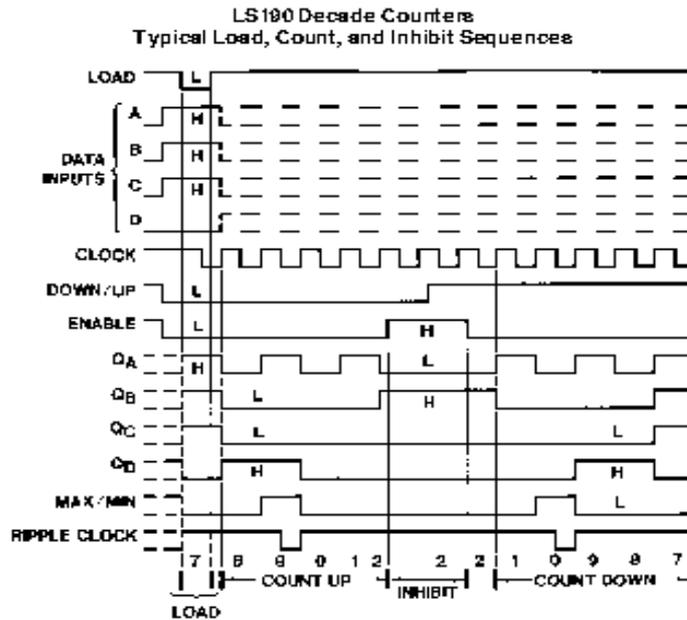
Features

- Counts 8-4-2-1 BCD or binary
- Single down/up count control line
- Count enable control input
- Ripple clock output for cascading
- Asynchronously presettable with load control
- Parallel outputs
- Cascadable for n-bit applications
- Average propagation delay 20 ns
- Typical clock frequency 25 MHz
- Typical power dissipation 100 mW

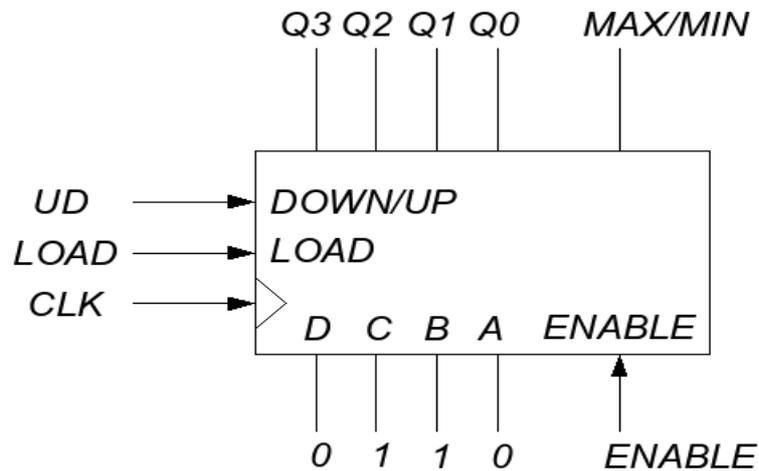
Connection Diagram



Order Number DM54LS190J, DM54LS191J, DM54LS190W,
DM54LS191W, DM74LS190M, DM74LS191M, DM74LS190N, or DM74LS191N
See NS Package Number
J16A, M16A, N16A or W16A



si con este integrado se monta el siguiente circuito:



- A) Rellenar el cronograma de funcionamiento (en hoja aparte)
- B) Realizar el diagrama de estados correspondiente al circuito
- C) Escribir un programa en ABEL para programar una PAL que se comporte igual que este integrado.

Pregunta 5

En un sistema basado en PIC16F84 tenemos dos pulsadores que van conectados a RB0 y RB1 y dos leds que van conectados a RB6 y RB7 a través, cada uno, de una resistencia de 150 ohmios.

- A) Dibujar el esquema del circuito
- B) Especificar de forma razonada, para cada uno de los cuatro pines nombrados, si son entradas o salidas y si son activos a nivel alto o bajo
- C) Realizar en ensamblador un programa que haga lo siguiente: si se pulsa el pulsador en RB0 enciende el led de RB7 y si se pulsa el led de RB1 enciende el led de RB6.
- D) Calcular la corriente que circula por los leds y razonar si es posible conectarlos directamente o si habría que introducir algún circuito tipo buffer intermedio.

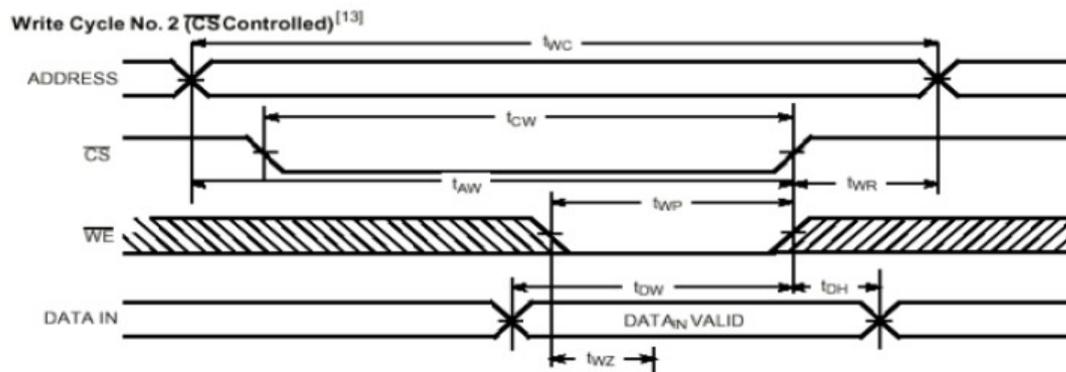
Pregunta 6

Temporización en los dispositivos digitales:

- a) Explica de forma detallada qué son y qué significan los parámetros: t_{pHL} , t_{pLH} , t_r , t_f . ¿de qué depende cada uno?, a qué dispositivos afectan (¿combinacionales, secuenciales o ambos?)
- b) Explica de forma detallada qué son y qué significan: tiempo de setup (establecimiento), tiempo de hold (mantenimiento), a qué dispositivos afectan (¿combinacionales, secuenciales o ambos?)
- c) ¿cómo afecta la carga de las puertas (con condensadores o resistencias) a la temporización? ¿qué parámetros de los anteriormente citados?

Pregunta 7

Memorias. Tipos de memoria. Celdas básicas de las memorias más usadas. codificación de filas y columnas. Señales externas en las memorias.



El siguiente cronograma corresponde a una memoria. Indica, justificadamente, a qué tipo de memoria corresponde (ROM, RAM) que tipo de operación es (lectura, escritura, refresco, etc...) y señala los tiempos que te parezcan más importantes en el cronograma.

Pregunta 8

Entradas y salidas en puertas lógicas:

- a) Explicar las diferencias y las condiciones de uso de las salidas totem-pole, colector abierto y tres estados.
- b) Explica de forma detallada qué son y qué significan los parámetros típicos de entrada/salida de las puertas lógicas (V_{IH} , V_{IL} , V_{OH} , V_{OL} , I_{OH} , I_{OL} , I_{IH} , I_{IL} , fan-out, margen de ruido, I_{cc} , P_{cc}), indicando en cada caso si se trata de valores máximos, mínimos, etc.
- c) Explica si cortocircuitar la salida de una puerta lógica con la de otro puerta es algo que no se puede hacer nunca, si se puede hacer en algunos casos o se puede hacer siempre. Si es algo que se puede hacer, explica algún ejemplo en el que esto se haga.

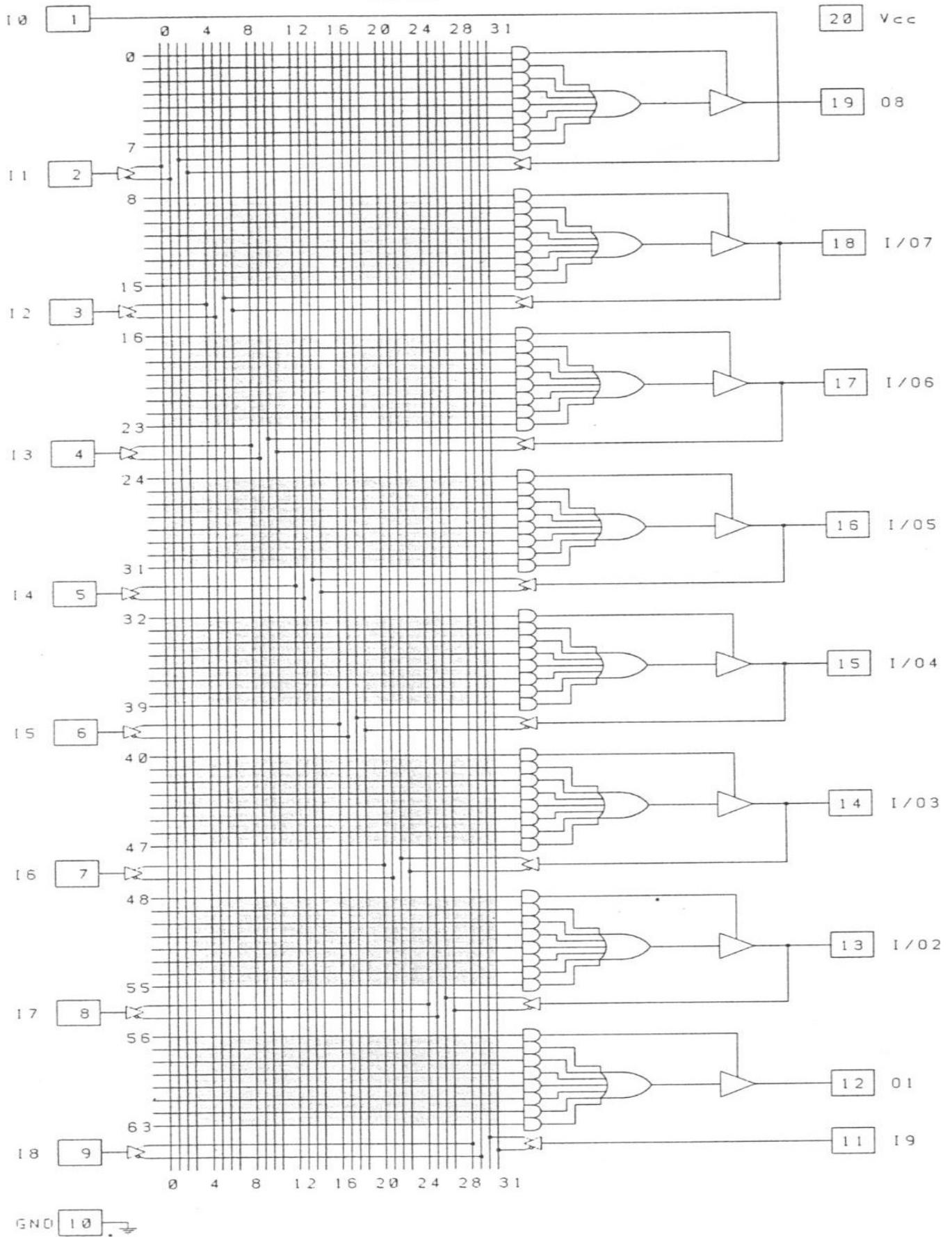
Pregunta 9

Codificadores: funcionamiento, utilización. Codificadores con y sin prioridad; explica las diferencias con un ejemplo.

Pregunta 10

Biestables, registros y registros de desplazamiento. Utilización, características y parámetros típicos. Tipos.

16H8



MNEMÓNICO	DESCRIPCIÓN	CÓDIGO OP	FLAGS AFECTADOS
Instrucciones Orientadas a Registros			
ADDWF f,d	W+f	00 0111 dfff ffff	C, DC, Z
ANDWF f,d	W AND f	00 0101 dfff ffff	Z
CLRF f	Borra el registro f	00 0001 1fff ffff	Z
CLRWF	Borra el registro W	00 0001 0000 0011	Z
COMF f,d	Complemento de f	00 1001 dfff ffff	Z
DECF f,d	Decrementa f una unidad	00 0011 dfff ffff	Z
DECFSZ f,d	Decrementa f, y si es 0 salta	00 1011 dfff ffff	Ninguno
INCF f,d	Incrementa f una unidad	00 1010 dfff ffff	Z
INCFSZ f,d	Incrementa f, y si es 0 salta	00 1111 dfff ffff	Ninguno
IORWF f,d	W OR f	00 0100 dfff ffff	Z
MOVF f,d	Mueve f	00 1000 dfff ffff	Z
MOVWF f	Mueve W a f	00 0000 1fff ffff	Ninguno
NOP	No operación	00 0000 0xx0 0000	Ninguno
RLF f,d	Rota f a la izq a través del Carry	00 1101 dfff ffff	C
RRF f,d	Rota f a la dcha a través del Carry	00 1100 dfff ffff	C
SUBWF f,d	f - W	00 0010 dfff ffff	C,DC,Z
SWAPF f,d	intercambia los nibbles de f	00 1110 dfff ffff	Ninguno
XORWF f,d	W XOR f	00 0110 dfff ffff	Z

MNEMÓNICO	DESCRIPCIÓN	CÓDIGO OP	FLAGS AFECTADOS
Instrucciones que manejan bits			
BCF f,b	Pone a 0 el bit b del registro f	01 00bb bfff ffff	Ninguno
BSF f,b	Pone a 1 el bit b del registro f	01 01bb bfff ffff	Ninguno

MNEMÓNICO	DESCRIPCIÓN	CÓDIGO OP	FLAGS AFECTADOS
Instrucciones de salto			
BTFSC f,b	Explora un bit de f y salta si vale 0	01 10bb bfff ffff	Ninguno
BTFSS f,b	Explora un bit de f y salta si vale 1	01 10bb bfff ffff	Ninguno
DECFSZ f,d	Decrementa f y si es 0, salta	00 1011 dfff ffff	Ninguno
INCFSZ f,d	Incrementa f y si es 1, salta	00 1111 dfff ffff	Ninguno

MNEMÓNICO	DESCRIPCIÓN	CÓDIGO OP	FLAGS AFECTADOS
Instrucciones que manejan operandos inmediatos			
ADDLW K	(W) + Literal --> (W)	11 111x kkkk kkkk	C,DC,Z
ANDLW K	(W) AND Literal --> (W)	11 1001 kkkk kkkk	Z
IORLW K	(W) OR Literal --> (W)	11 1000 kkkk kkkk	Z
MOVLW K	K --> (W)	11 00xx kkkk kkkk	Ninguno
SUBLW K	(W) - Literal --> (W)	11 110x kkkk kkkk	C,DC,Z
XORLW K	(W) XOR Literal --> (W)	11 1010 kkkk kkkk	Z

MNEMÓNICO	DESCRIPCIÓN	CÓDIGO OP	FLAGS AFECTADOS
Instrucciones de control y especiales			
CALL K	Llamada a subrutina	10 0kkk kkkk kkkk	TO#, PD#
CLRWDT	Clear del temporizador del WD	00 0000 0110 0100	Ninguno
GOTO K	Go To dirección	10 1kkk kkkk kkkk	Ninguno
RETFIE	Retorno de una interrupción	00 0000 0000 1001	Ninguno
RETLW K	Retorno con un literal en W	11 01xx kkkk kkkk	Ninguno
RETURN	Retorno de una subrutina	00 0000 0000 1000	Ninguno
SLEEP	Modo Standby	00 0000 0110 0011	TO#, PD#

Cronograma de la pregunta 4

