

# Diseño de circuitos secuenciales síncronos

## Tipos de sistemas secuenciales

- ◆ Cableados
  - Cableados “puros”
  - PLDs
    - » PROM
    - » PAL
    - » PLA
  - LCAs
  - ASICs
    - Semi-custom
      - Gate array
      - Standard cells
    - Full-custom
- ◆ Microprogramados
  - Microprocesadores
  - Microcontroladores
  - Procesadores de señal

# Diseño de sistemas cableados

- Utilización
  - Sistemas sencillos
  - Sistemas muy específicos
  - Sistemas de alta velocidad
  - Seguridad frente a copia
  - Diseño de CIs
- Estructura
  - Arquitectura
  - Secuenciador
- Metodologías de diseño del secuenciador
  - Automatas finitos
  - Diseños heurísticos
  - Microprogramación

# Diseño de autómatas

## ◆ Tipos

- Moore
- Mealy

## ◆ Proceso de diseño

- Realización del diagrama de estados
- Obtención de la tabla de transiciones
- Obtención de la tabla de transiciones codificada
- Obtención de las excitaciones
- Realización física

## Ejemplos:

- Contador síncrono de tres bits
- Detector de secuencia ....111.....

# Contador síncrono de 3 bits

Diagrama de estados

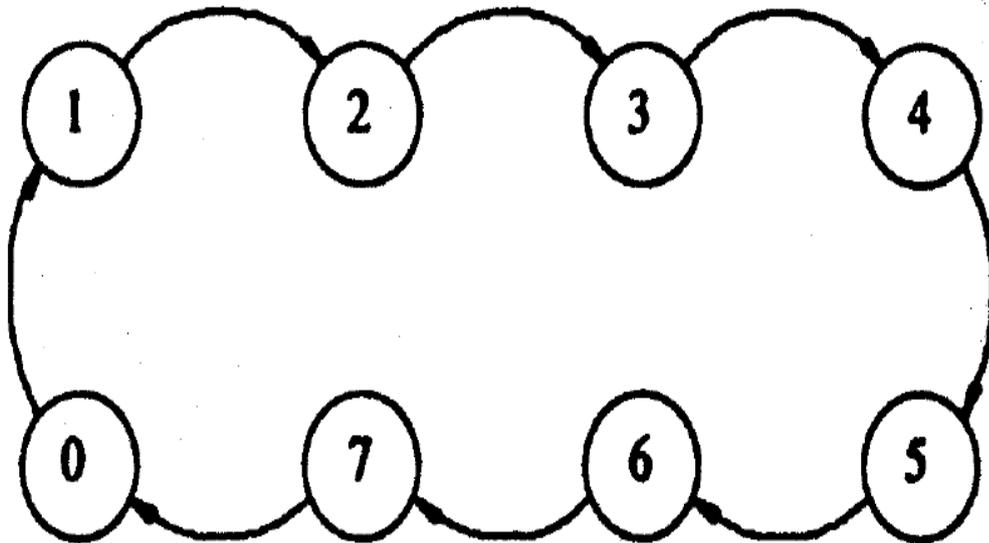


Tabla de transiciones

Estado actual	Estado proximo
0	1
1	2
2	3
3	4
4	5
5	6
6	7
7	0

# Codificación de estados

Estado	Código
	E2E1E0
0	000
1	001
2	010
3	011
4	100
5	101
6	110
7	111

Tabla de transiciones codificada

Estado actual	Estado proximo
E2E1E0	E2E1E0
000	001
001	010
010	011
011	100
100	101
101	110
110	111
111	000

# Tablas de excitación de los biestables

Biestables D

Estado		Entrada
Q(t)	Q(t+1)	D
0	0	0
0	1	1
1	0	0
1	1	1

Biestables JK

Estado		Entradas	
Q(t)	Q(t+1)	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Tabla de EXCITACIÓN

Estado actual	Estado proximo
Q2Q1Q0	D2D1D0
000	001
001	010
010	011
011	100
100	101
101	110
110	111
111	000

# Obtención de las funciones lógicas

		Q1 Q0			
		00	01	11	10
Q2	0			1	
	1	1	1		1

**D2**

		Q1 Q0			
		00	01	11	10
Q2	0		1		1
	1		1		1

**D1**

		Q1 Q0			
		00	01	11	10
Q2	0	1			1
	1	1			1

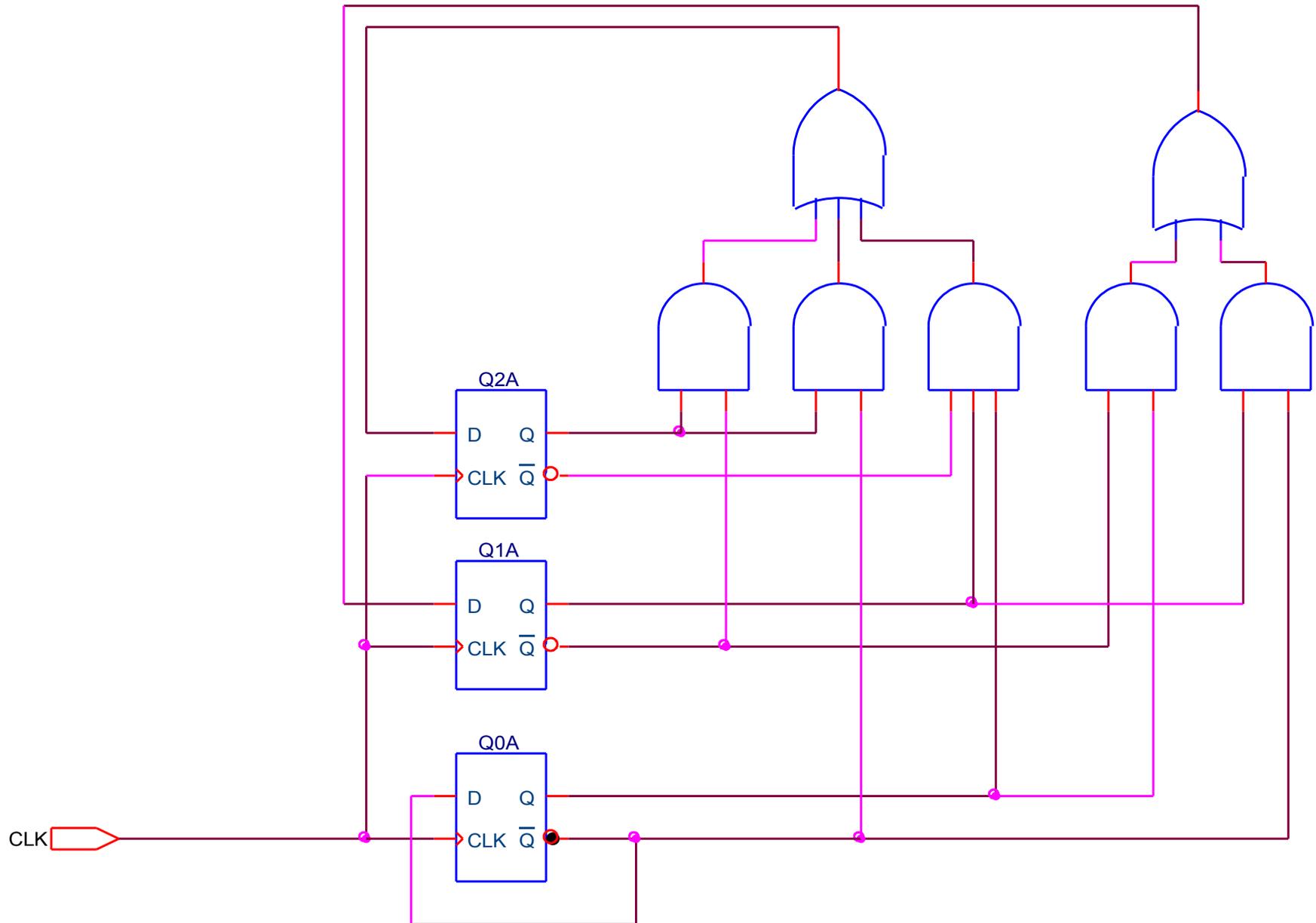
**D0**

$$D_2 = \overline{Q_2} \times \overline{Q_1} + \overline{Q_2} \times \overline{Q_0} + \overline{Q_2} \times Q_1 \times Q_0$$

$$D_1 = \overline{Q_1} \times Q_0 + Q_1 \times \overline{Q_0}$$

$$D_0 = \overline{Q_0}$$

# Realización del circuito



# Detector de secuencia 111 (moore)

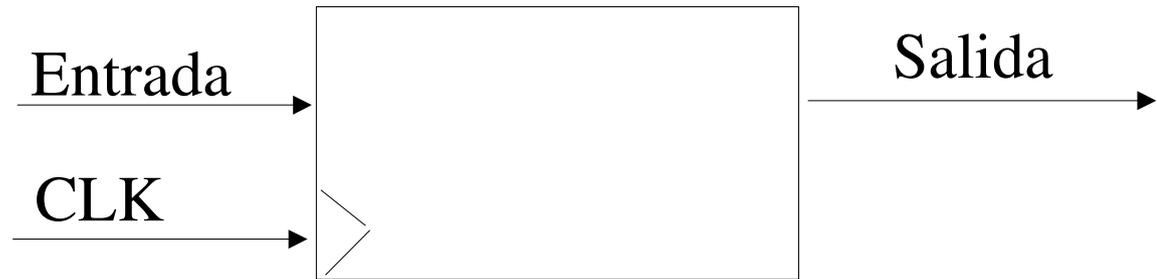
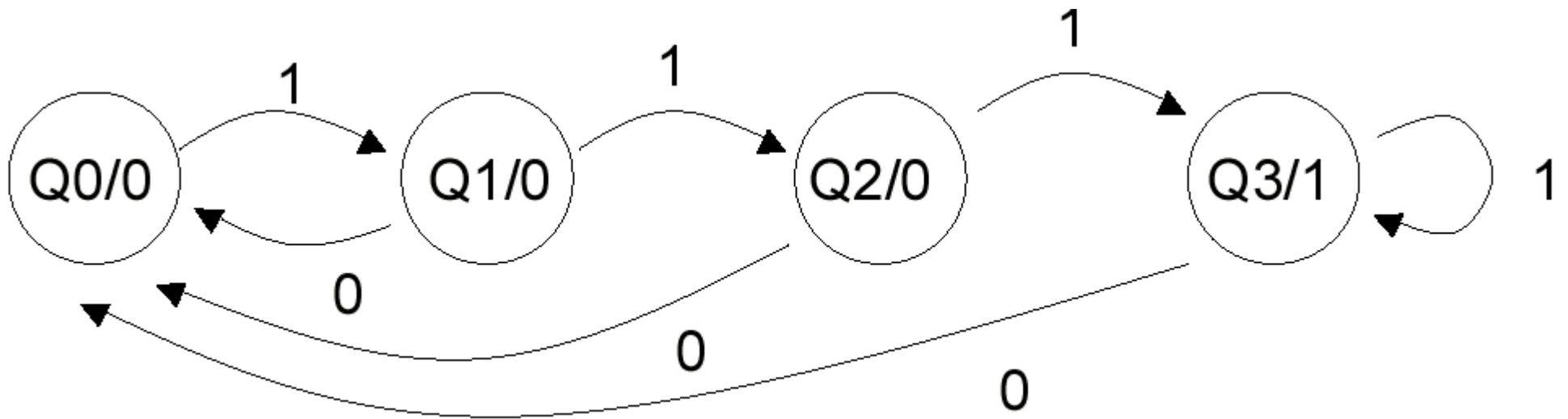


Diagrama de estados



# Tablas de excitación codificadas

Tabla de transiciones y excitaciones

Estado actual		Entrada E	próximo		
Q1	Q0		D1	D0	
0	0	0	0	0	0
0	1	0	0	0	0
1	0	0	0	0	0
1	1	0	0	0	0
0	0	1	0	1	1
0	1	1	1	1	0
1	0	1	1	1	1
1	1	1	1	1	1

Tabla estado-salida

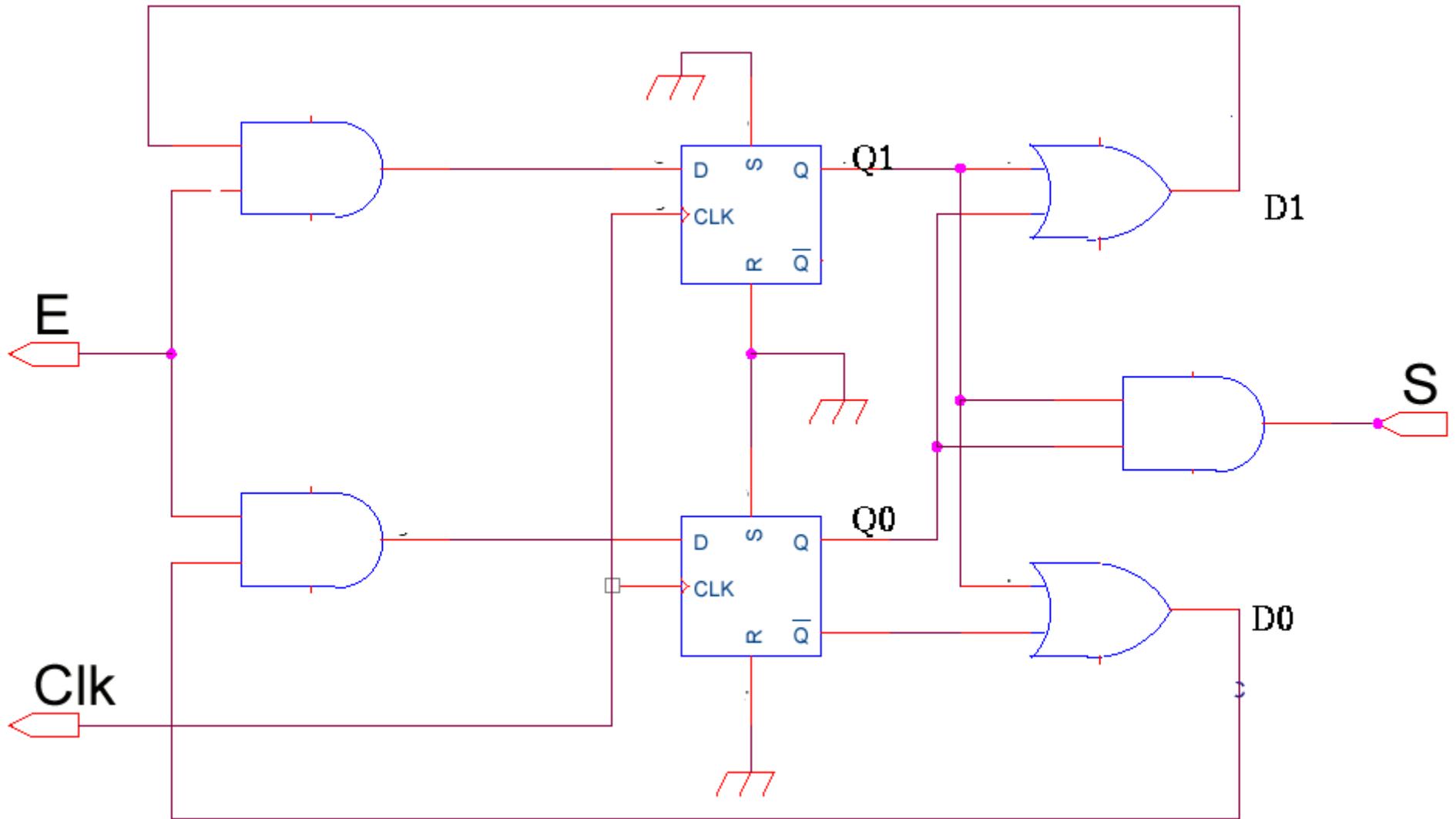
actual		Salida
Q1	Q0	S
0	0	0
0	1	0
1	0	0
1	1	1

$$S = Q_1 \cdot Q_0$$

$$D_0 = E \cdot (Q_1 + \overline{Q_0})$$

$$D_1 = E \cdot (Q_1 + Q_0)$$

# Circuito



# Detector de secuencia 111 (mealy)

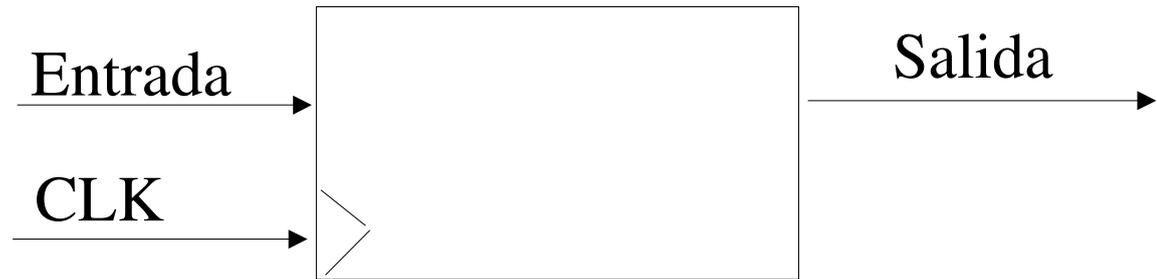
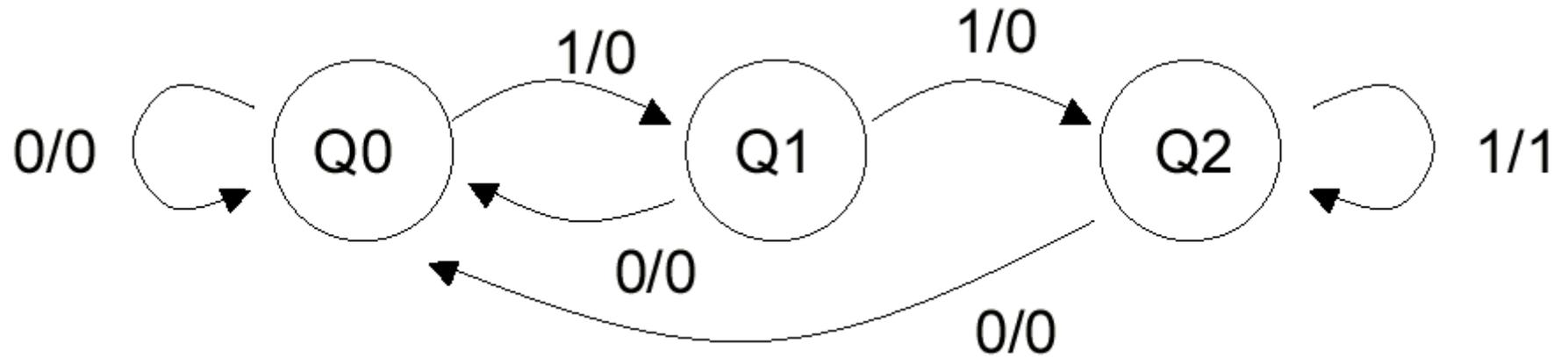


Diagrama de estados



# Tabla de transiciones y excitaciones

entrada	Q(t)		Q(t+1)		J-K(t)				salida
E	Q1	Q0	Q1	Q0	J1	K1	J0	K0	S
0	0	0	0	0	0	X	0	X	0
0	0	1	0	0	0	X	X	1	0
0	1	0	X	X	X	X	X	X	X
0	1	1	0	0	X	1	X	1	0
1	0	0	0	1	0	X	1	X	0
1	0	1	1	1	1	X	X	0	0
1	1	0	X	X	X	X	X	X	X
1	1	1	1	1	X	0	X	0	1

# Funciones lógicas y circuito

$$J_0 = E \quad J_1 = E \cdot Q_0$$

$$K_0 = K_1 = \bar{E} \quad S = E \cdot Q_1$$

