

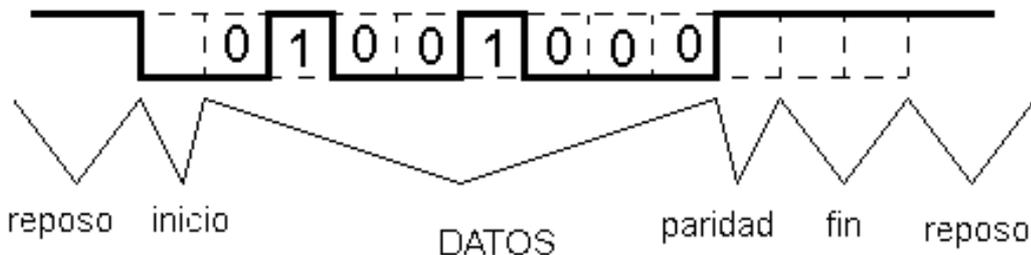
Desarrollo de Productos Electrónicos Lógica Digital y Microprogramable

Examen de problemas de la 2ª evaluación

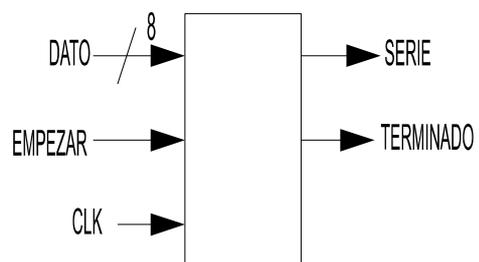
NOTA: explicar detalladamente todo lo que se haga.

Problema 1 (3p)

En una transmisión serie, cuando no se transmite la línea está en reposo. Cuando se inicia la transmisión se transmiten el dato (en el ejemplo del dato de 8 bits 01001000) que se desea y se precede de un bit a nivel bajo (bit de inicio) y le siguen un bit de paridad y un bit a nivel alto (bit de fin), como se ve en la imagen.



Se pide realizar un sistema que acepte datos de 8 bits en paralelo y los envíe en serie como se ha descrito, utilizando para el bit de paridad el criterio de paridad par. El sistema tendrá como entrada 8 líneas DATO[7..0] por donde entrará una señal EMPEZAR y como salida una línea SERIE y otra ACABADO, como se muestra en el esquema. El funcionamiento del sistema será el siguiente:



- Mientras esté en reposo su salida SERIE estará a nivel alto.
- Cuando se active EMPEZAR (a nivel alto) esperará hasta el siguiente periodo de reloj, durante el cual sacará un 0 por SERIE (bit de inicio), a continuación en los siguientes 8 periodos de reloj sacará los 8 bits de DATO, empezando por el de mayor peso, a continuación, sacará el bit de

paridad (0 ó 1 según e valor que tenga DATO) y a continuación el bit de fin, activando su salida TERMINADO (a nivel alto).

Se pide:

- Realizar el diagrama de bloques del circuito.
- Realizar el esquema de la arquitectura del circuito, con dispositivos combinacionales y secuenciales (no se puede usar micros), justificando el montaje de los distintos componentes y calculando los valores que sean necesarios y **explicando de forma detallada** como funciona el circuito
- Desarrollar el sistema de control del circuito. En caso de que este se haga con un autómeta se realizará únicamente el diagrama de estados.

Problema 2 (4p)

Se quiere realizar un circuito multiplicador de dos números de 4 bits A y B. Para ello tendremos en cuenta lo siguiente:

- Los números $A_3..A_0$ y $B_3..B_0$ serán enteros sin signo.
- El resultado de la multiplicación debe tener 8 bits, será $M_7..M_0$
- La multiplicación de dos números se hará como una serie de sumas consecutivas: multiplicar A x B es sumar A veces B.
- El circuito debe de forma continua comprobar los datos en las entradas A y B y actualizar la salida M

Se pide realizar el circuito con un PIC16F88, de forma que $A_3..A_0$ serán las entradas $RA_3..RA_0$, $B_3..B_0$ serán $RA_7..RA_4$ y $M_7..M_0$ serán $RB_7..RB_0$. Se debe realizar el hardware del sistema, el diseño a alto nivel en pseudocódigo o diagrama de flujo, una explicación global del funcionamiento del programa y el código del programa con comentarios.

Problema 3(5p)

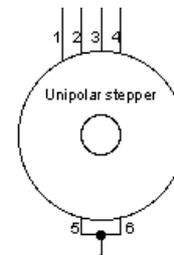
Se va a realizar el software de un robot sigue-lineas con dispositivos combinacionales y secuenciales (no se puede usar micros) . El hardware del robot consta de 4 sensores CNY70, que detectan líneas negras sobre blanco, y dos motores paso a paso. Las líneas tienen la anchura para que la capten dos sensores a la vez.

Los sensores devuelven un 0 en el puerto cuando detectan negro y un 1 para blanco y van conectados así:

Puerto	sensor
RA0	Sensor derecho
RA1	Sensor central derecho
RA2	Sensor central izdo
RA3	Sensor izquierdo

Para que un motor gire hacia delante hay que activar sus entradas con esta secuencia 1000->0100->0010->0001, y para que gire para atrás la misma secuencia pero en sentido contrario.

I	CI	CD	D	Motor izquierdo	Motor derecho
	■	■		Gira delante	Gira delante
■	■			Gira delante	parado
■				Gira delante	Gira detrás
		■	■	parado	Gira delante
			■	Gira detrás	Gira delante
				Gira detrás	Gira detrás



El robot debe seguir una línea negra sobre fondo blanco. Para ello se utilizarán los sensores y los motores según la siguiente tabla, siendo la velocidad de giro, cuando los motores giran, de 20 pasos por minuto.

Sensor CNY70 y montajes típicos.

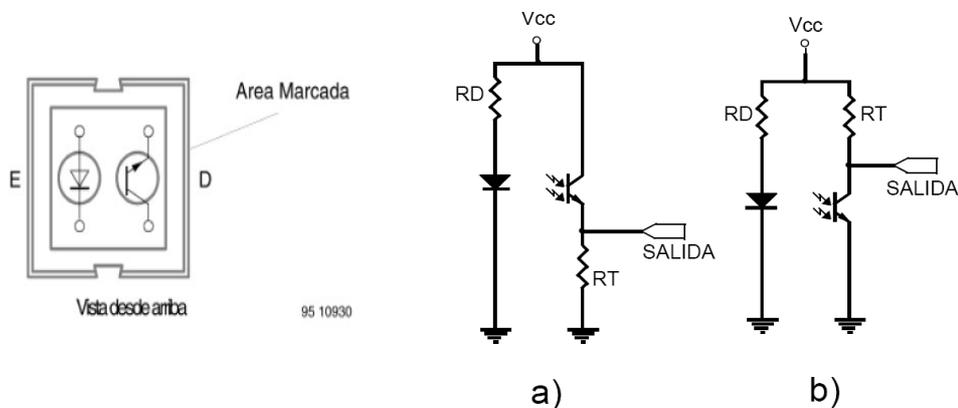


Figura 2 -- Circuitos de aplicación

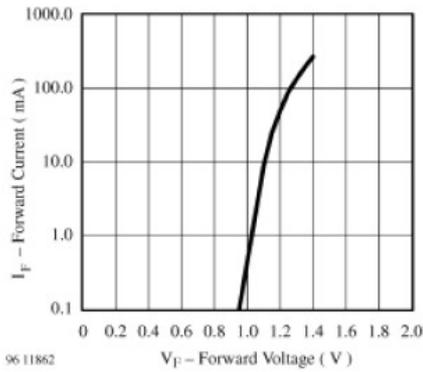


Figura 4.- Corriente directa vc. Tensión directa

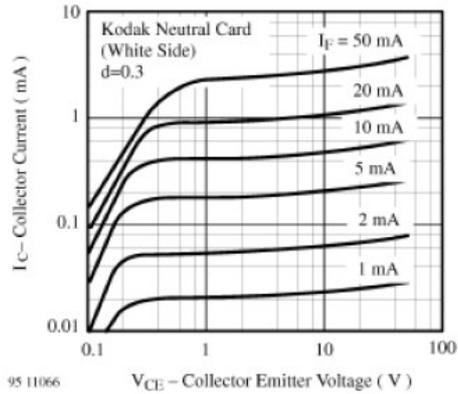


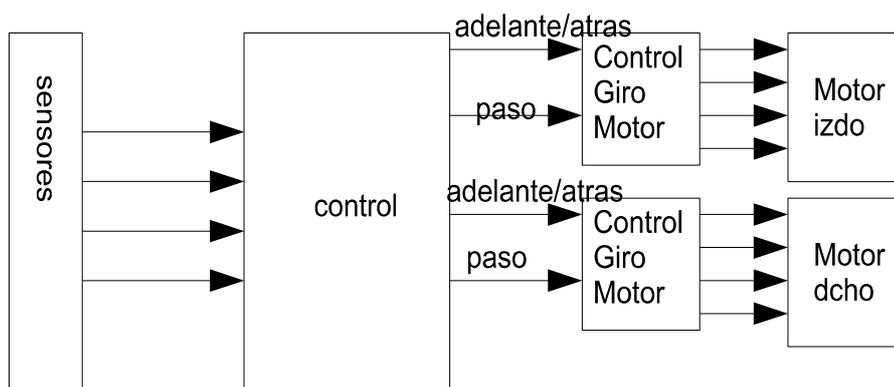
Figura 7.- Corriente de colector vs. Tensión Colector Emisor

Los CNY70 se polarizarán de forma que por el LED circulen 15mA (figura 4) y que la salida del fotodetector sean niveles TTL válidos y que cumpla con lo que se dice en el enunciado (que den un 0 para negro y un 1 para blanco). Para ello se tendrá en cuenta que para negro (no recibe luz rebotada) el transistor no conduce y para blanco (recibe el 90% de la luz rebotada) conduce según las curvas anteriores (figura 7).

Los motores van a requerir hasta 250mA por cada una de sus líneas durante su funcionamiento (cuando se active su entrada correspondiente)

- Realizar el diagrama de bloques del circuito.
- Realizar el esquema de la arquitectura del circuito, con dispositivos combinacionales y secuenciales, justificando el montaje de los distintos componentes y calculando los valores que sean necesarios y **explicando de forma detallada** como funciona el circuito
- Desarrollar el sistema de control del circuito. En caso de que este se haga con un autómata se realizará el diagrama de estados y las tablas de transiciones y salidas y se realizará con una memoria y biestables.

NOTA: se recomienda usar, entre otros: 74194, L293. Se recomienda (pero no es obligatorio) hacerlo según este diagrama de bloques, donde los bloques de control de giro del motor generarán la secuencia para el giro de los motores (bien adelante o bien atrás) según vayan recibiendo pulsos por la entrada paso (será necesario diseñar estos bloques y luego el resto del sistema).



PUSH-PULL FOUR CHANNEL DRIVER WITH DIODES

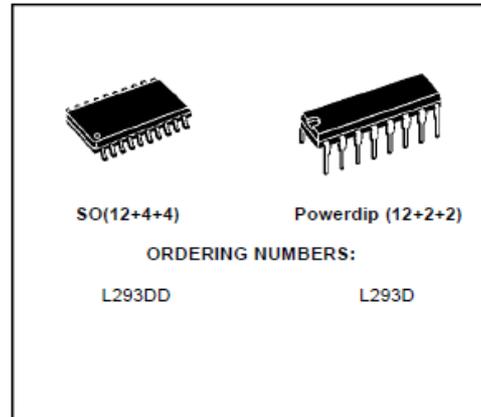
- 600mA OUTPUT CURRENT CAPABILITY PER CHANNEL
- 1.2A PEAK OUTPUT CURRENT (non repetitive) PER CHANNEL
- ENABLE FACILITY
- OVERTEMPERATURE PROTECTION
- LOGICAL "0" INPUT VOLTAGE UP TO 1.5 V (HIGH NOISE IMMUNITY)
- INTERNAL CLAMP DIODES

DESCRIPTION

The Device is a monolithic integrated high voltage, high current four channel driver designed to accept standard DTL or TTL logic levels and drive inductive loads (such as relays solenoids, DC and stepping motors) and switching power transistors.

To simplify use as two bridges each pair of channels is equipped with an enable input. A separate supply input is provided for the logic, allowing operation at a lower voltage and internal clamp diodes are included.

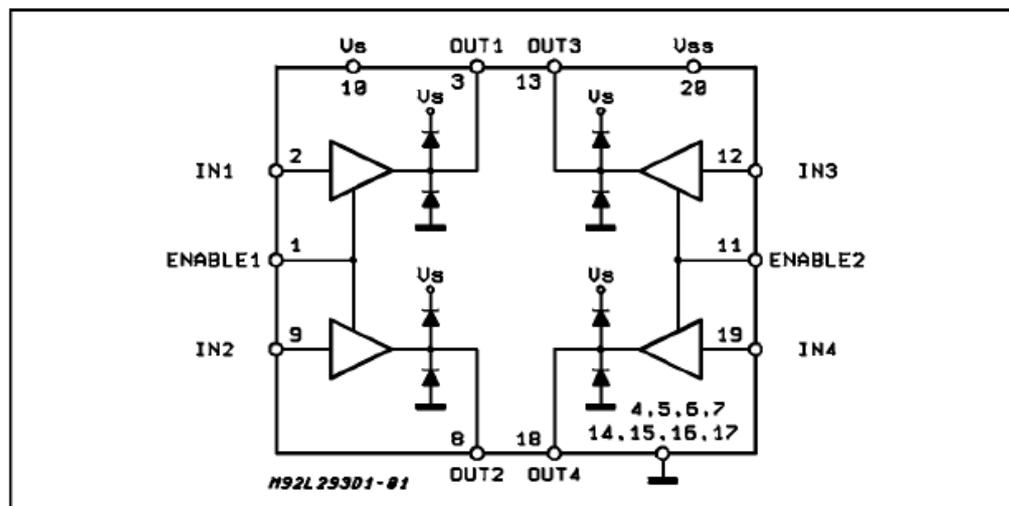
This device is suitable for use in switching applications at frequencies up to 5 kHz.



The L293D is assembled in a 16 lead plastic package which has 4 center pins connected together and used for heatsinking

The L293DD is assembled in a 20 lead surface mount which has 8 center pins connected together and used for heatsinking.

BLOCK DIAGRAM



L293D - L293DD

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_S	Supply Voltage	36	V
V_{SS}	Logic Supply Voltage	36	V
V_I	Input Voltage	7	V
V_{en}	Enable Voltage	7	V
I_o	Peak Output Current (100 μ s non repetitive)	1.2	A
P_{tot}	Total Power Dissipation at $T_{plns} = 90^\circ\text{C}$	4	W
T_{stg}, T_J	Storage and Junction Temperature	- 40 to 150	$^\circ\text{C}$